

(11)特許出願公開番号

特開2003-228331

(P2003-228331A)

(43)公開日 平成15年8月15日(2003.8.15)

(51) Int.Cl. <sup>7</sup>		識別記号	F I		ページト*(参考)	
G 0 9 G	3/30		C 0 9 G	3/30	K	3 K 0 0 7
	3/20	6 1 1		3/20	6 1 1 A	5 C 0 8 0
		6 1 2			6 1 2 U	
		6 2 4			6 2 4 B	
		6 4 1			6 4 1 A	
		審査請求 有	請求項の数 9	OL	(全 10 頁)	最終頁に続く

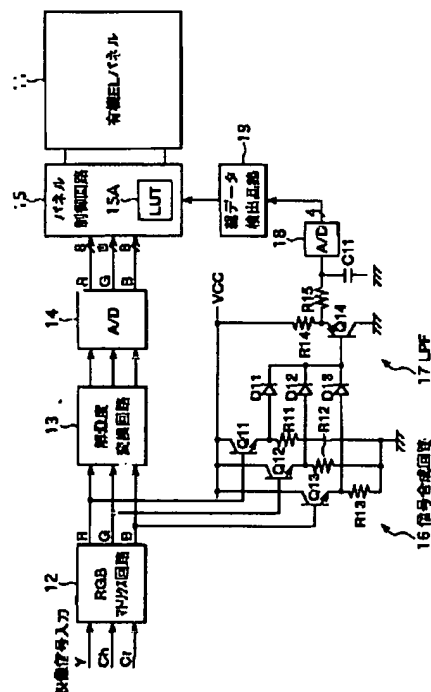
(21) 出願番号	特願2002-26251(P2002-26251)	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成14年2月4日(2002.2.4)	(72) 発明者	長谷川 洋 東京都品川区西五反田3丁目9番17号 ソニーエンジニアリング株式会社内
		(74) 代理人	100086298 弁理士 船橋 國則 Fターム(参考) 3K007 AB02 AB11 AB17 DB03 CA04 5C080 AA06 BB05 CC03 DD04 DD26 EE19 EE29 FF11 GG08 GG09 GG12 JJ02 JJ04

(54) 【発明の名称】 有機EL表示装置およびその制御方法

(57) 【要約】

【課題】 発光画素の駆動を入力信号レベルにかかわらず常に一定の条件で行うと、高輝度化、高コントラスト化については発光素子の特性に依存する割合が大きく、低消費電力化についても発光素子の特性に依存せざるを得ない。

【解決手段】 発光画素が行列状に配置されてなる有機EL表示装置において、発光画素を駆動する元となるオリジナルソース信号であるアナログRGB信号を信号合成回路16で合成し、その合成した信号レベルについて1フィールド（1画面）分の信号データを総データ検出回路19を検出し、パネル制御回路15の制御の下に、その検出データに基づいて有機ELパネル11の各発光画素の発光時間を制御するようにする。



## 【特許請求の範囲】

【請求項1】 発光画素を駆動する元となるオリジナルソース信号の信号レベルを検出する検出手段と、前記検出手段の検出レベルに基づいて前記発光画素の発光時間を制御する制御手段とを備えたことを特徴とする有機EL表示装置。

【請求項2】 前記検出手段は、前記オリジナルソース信号の信号レベルを1フィールド内の複数ポイントで検出し、これを1画面分の信号レベルとすることを特徴とする請求項1記載の有機EL表示装置。

【請求項3】 前記オリジナルソース信号はアナログ映像信号であることを特徴とする請求項1記載の有機EL表示装置。

【請求項4】 前記アナログ映像信号はアナログRGB信号であり、前記検出手段は、前記アナログRGB信号の各信号レベルを合成して得た信号レベルを検出することを特徴とする請求項3記載の有機EL表示装置。

【請求項5】 前記オリジナルソース信号はデジタル映像信号であることを特徴とする請求項1記載の有機EL表示装置。

【請求項6】 前記デジタル映像信号はデジタルRGB信号であり、前記検出手段は、前記デジタルRGB信号の各信号レベルを合成して得た信号レベルを検出することを特徴とする請求項5記載の有機EL表示装置。

【請求項7】 前記発光画素を含む画素回路は、データ線を通して供給される書き込み電流を電圧に変換する書き込み用トランジスタと、前記書き込みトランジスタによって変換された電圧に応じて前記発光画素を駆動する駆動用トランジスタとを有しており、前記オリジナルソース信号は前記書き込みトランジスタに流れる書き込み電流であることを特徴とする請求項1記載の有機EL表示装置。

【請求項8】 発光画素を駆動する元となるオリジナルソース信号の信号レベルを検出し、その検出レベルに基づいて前記発光画素の発光時間を制御することを特徴とする有機EL表示装置の制御方法。

【請求項9】 前記オリジナルソース信号の信号レベルを1フィールド内の複数ポイントで検出し、これを1画面分の信号レベルとすることを特徴とする請求項8記載の有機EL表示装置の制御方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、発光画素の発光素子（電気光学素子）として、有機材料のエレクトロルミネッセンス（以下、有機EL（electroluminescence）と記す）素子を用いた有機EL表示装置およびその制御方法に関する。

【0002】

【従来の技術】フラットパネルディスプレイは、平面型で奥行きがなく、軽量のディスプレイであり、今後のマルチメディア時代を支えるデバイスとして期待されている。フラットパネルディスプレイとしては、液晶ディスプレイ、有機ELディスプレイなどが代表的なものとして挙げられる。現在、フラットパネルディスプレイとして最も普及しているのが液晶ディスプレイである。ただし、この液晶ディスプレイについては、高画質化の妨げとなる問題点がいくつか挙げられる。

【0003】すなわち、従来の液晶ディスプレイでは、バックライトを必要とするため、高輝度を得るにはその発光輝度を上げる必要がある。発光輝度を上げると、表示輝度は高くなるものの、液晶により完全に光を遮断することが不可能なため、黒色の表示性能が悪化する。また、液晶ディスプレイの最高輝度はバックライトにより規定されるため、コントラストはバックライトの輝度で必然的に決まる。したがって、ブラウン管（以下、CRT（cathode ray tube）と記す）によるディスプレイのように、入力信号以外の方法により意図的にコントラストや輝度をコントロールすることは非常に困難である。

【0004】さらに、液晶ディスプレイは、画素に書き込まれた情報を1フィールド期間ホールドするホールド型ディスプレイであるため、動画表示の画質という観点からするとCRTによるディスプレイに比べて大きく劣っている。これは、CRTの表示光がインパルス的であるのに対して、液晶ディスプレイでは1フィールド期間のホールドによって表示光の変化が原理的には階段状（実際には、デバイスの応答時間の存在によって指数関数的に変化）になり、動画を表示するとボケが知覚されるからである。

【0005】一方、有機ELディスプレイは、その発光画素の発光素子として、10V以下の駆動電圧で、数100～数10000nitの輝度を得ることが可能な有機EL素子を用いていることから、自発光タイプで視野角依存性がなく、しかもコントラスト比が高く、かつホールド型ディスプレイに比べて動画の表示性能が優れているなどの特長を持つため、次世代のフラットパネルディスプレイとして有望視されている。

【0006】有機ELディスプレイの駆動方式としては、単純（パッシブ）マトリクス方式とアクティブマトリクス方式とが挙げられる。ディスプレイの大型化・高精細化を実現するには、単純マトリクス方式の場合は、各画素の発光期間が走査線（即ち、垂直方向の画素数）の増加によって減少するため、瞬間的に各画素の有機EL素子が高輝度で発光することが要求される。一方、アクティブマトリクス方式の場合は、各画素が1フレームの期間に亘って発光を持続するため、ディスプレイの大型化・高精細化が容易である。

【0007】

【発明が解決しようとする課題】このアクティブマトリ

クス型有機ELディスプレイにおいては、従来、発光画素の駆動については入力信号（映像信号）レベルにかかわらず常に一定の条件で行っていた。そのため、高輝度化、高コントラスト化については有機EL素子の特性に依存する割合が大きく、同様に低消費電力化についても有機EL素子の特性に依存せざるを得なかった。しかも、高輝度化のために有機EL素子に対して高い電圧を印加したり、あるいは大きい電流を流し続けると、有機EL素子の特性が劣化する傾向にあり、さらには消費電力も増大するという問題が発生する。

【0008】本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、有機EL素子の特性に依存することなく、高コントラスト化および低消費電力化が可能な有機EL表示装置およびその制御方法を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するために、本発明では、発光画素として有機EL素子が行列状に配置されてなる有機EL表示装置において、発光画素を駆動する元となるオリジナルソース信号の信号レベルを検出し、その検出レベルに基づいて発光画素の発光時間を制御する構成を採っている。

【0010】オリジナルソース信号の信号レベルに基づく制御は、フィードフォワード型の制御となる。このフィードフォワード型の制御においては、信号レベルの検出結果を次のフィールドでの発光時間の制御に反映できることから、遅延の少ない制御を実現できる。また、オリジナルソース信号に基づくフィードフォワード制御であるため、R（赤）G（緑）B（青）それぞれの発光素子の特性に影響されることなく、各発光画素の発光時間を制御できる。

【0011】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0012】【第1実施形態】図1は、本発明の第1実施形態に係る有機EL表示装置の構成の概略を示すブロック図である。

【0013】図1から明らかなように、本実施形態に係る有機EL表示装置は、有機ELパネル11、RGBマトリクス回路12、解像度変換回路13、A/D変換回路14、パネル制御回路15、信号合成回路16、LPF（ローパスフィルタ）17、A/D変換回路18および総データ検出回路19を有する構成となっている。なお、総データ検出回路19については、パネル制御回路15と共にIC化し、当該パネル制御回路15に総データ検出回路19の機能を持たせるようにすることも可能である。

【0014】有機ELパネル11は、透明ガラスなどの基板上に有機EL素子を含む画素回路が行列状に多数配列された構成となっている。具体的には、基板上に、透

明導電膜からなる第1の電極（例えば、陽極）が形成され、その上にさらに正孔輸送層、発光層、電子輸送層および電子注入層が順次堆積されることで有機層が形成され、この有機層上にさらに低仕事関数の金属からなる第2の電極（例えば、陰極）が形成されることで有機EL素子が形成されている。

【0015】この有機EL素子において、第1の電極と第2の電極との間に直流電圧を印加することにより、正孔が第1の電極（陽極）から正孔輸送層を経て、電子が第2の電極（陰極）から電子輸送層を経てそれぞれ発光層内に注入され、この注入された正負のキャリアによって発光層内の蛍光分子が励起状態となり、この励起分子の緩和過程で発光が得られるようになっている。

【0016】有機EL素子を含む画素回路において、有機EL素子を駆動する能動素子として、一般的に、薄膜トランジスタ（Thin Film Transistor; TFT）が用いられている。画素回路は通常TFTを複数個有するとともに、画素情報（輝度情報）を保持するキャパシタを有する構成となっている。

【0017】また、有機ELパネル11の基板には垂直画素数に対応した本数のゲート線と水平画素数に対応した本数のデータ線とがマトリクス状に配線されており、その交差部分に有機EL素子を含む画素回路が配されることになる。そして、これら画素回路が垂直走査回路によって行単位で順次選択され、その選択された1行分の画素回路に対してパネル制御回路15から各列ごとにデータ線を通して輝度情報が与えられることになる。選択された1行分の画素回路の各々において、データ線から駆動用TFTを通して輝度情報が選択的に与えられることで有機EL素子の駆動が行われる。

【0018】RGBマトリクス回路12には、輝度信号Yおよび色差信号Cb、Crが入力される。RGBマトリクス回路12は、輝度信号Yおよび色差信号Cb、CrをアナログRGB信号に変換する。このアナログRGB信号は、解像度変換回路13で有機ELパネル11の解像度（水平／垂直ドット数）に合わせるための解像度変換の処理が行われた後、A/D変換回路14で例えば8ビットのデジタルRGB信号に変換されてパネル制御回路15に供給される。

【0019】アナログRGB信号はさらに、発光画素を駆動する元となるオリジナルソース信号として信号合成回路16にも供給される。信号合成回路16は、オリジナルソース信号の総合的な信号レベルを検出するためにアナログRGB信号を合成する処理を行う。この信号合成回路16は、例えば図1に示すように、各コレクタが電源VCCに接続され、各ベースにアナログRGB信号がそれぞれ与えられるトランジスタQ11、Q12、Q13と、これらトランジスタQ11、Q12、Q13の各エミッタとグランドとの間に接続された抵抗R11、R12、R13と、トランジスタQ11、Q12、Q1

3の各エミッタに各アノードが接続されるとともに、各カソードが共通に接続されたダイオードD11、D12、D13とを有する構成となっている。

【0020】この信号合成回路16で合成して得られたアナログ信号は、LPF17を通してA/D変換回路18に供給される。LPF17は、アナログ信号中に含まれるノイズ成分や高周波成分を取り除くことにより、後段でのデータ検出に最適な信号の帯域、例えば数100Hz程度にする。このLPF17は、例えば図1に示すように、電源VCCとグランドとの間に直列に接続された抵抗R14およびトランジスタQ14からなるバッファ部分と、トランジスタQ14のエミッタに一端が接続された抵抗R15およびこの抵抗R15の他端とグランドとの間に接続されたキャパシタC11からなるフィルタ部分とからなる構成となっている。

【0021】このLPF17を通過したアナログ信号は、A/D変換回路18で例えば4ビットのデジタル信号データに変換される。ここで、デジタル信号データについては、後段のパネル制御回路15においてデータの調整が可能であることから、高精度である必要はない。また、後述するように、A/D変換回路18でのサンプリング周波数は約1kHzと低いことから、4ビットのA/D変換回路18であれば、汎用のオペアンプを用いて当該A/D変換回路を安価に構成することが可能である。

【0022】A/D変換回路18では、例えば図2に示すように、1水平走査期間(1H)内で4回サンプリングし、この水平走査方向でのサンプリングを垂直走査方向の例えば4ポイントで繰り返して実行することで、図3に示すように、1フィールド(1画面)分のデータ内で16回サンプリングを行う。ただし、このA/D変換回路18でのサンプリング方法、即ち1フィールド期間内で16回のサンプリングは一例であり、そのサンプリング数を増やすことも、また減らすことも可能である。サンプリング数を増やすことにより、さらに細かな制御を行うことが可能となる。

【0023】A/D変換回路18でのサンプリングデータは総データ検出回路19に供給される。総データ検出回路19は、A/D変換回路18でのサンプリングデータをラッチし、垂直同期パルス(V-Sync)間、即ち1フィールド内の16ポイント分のデータの総和をとることによって1フィールド(1画面)分の総データを検出し、この検出した総データをパネル制御回路15に供給する。

【0024】パネル制御回路15は、有機ELパネル11の各発光画素を行単位で順に走査し、選択した発光画素のRGBの各有機EL素子に対して、A/D変換回路14から供給されるデジタルRGB信号の信号レベルに応じた駆動電流を流すべく制御するとともに、総データ検出回路19から供給される1フィールド分の総データ

に基づいて有機EL素子の発光時間を制御する。

【0025】ここで、1フィールド分の総データに基づく発光時間の制御について具体的に説明する。

【0026】パネル制御回路15は、1フィールド分の総データを発光時間に変換するためのルックアップテーブル(LUT)15Aを内蔵しており、このルックアップテーブル15Aを参照することによって1フィールド分の総データに対応する有機EL素子の発光時間を決定する。ルックアップテーブル15Aについては、図4において、例えば実線で示すように入力データ(本例では、4ビット×16サンプリング)に対して線形リニアな発光時間(デューティ比)が得られるような設定を標準としている。

【0027】本実施形態においては、総データが最小の場合に発光時間のデューティ比が50%、総データが最大の場合に発光時間のデューティ比が25%となるように、線形リニアな設定としている。このように、1フィールド分の総データと発光時間との関係を線形リニアな設定とすることにより、動画特性を損なうことなく、また明るさ変化の違和感なく、最大ピーク輝度300nit/全白入力輝度150nitという仕様を満足することができる。

【0028】なお、本実施形態では、ルックアップテーブル15Aを、入力データに対して線形リニアな発光時間(デューティ比)が得られるような設定を標準としているが、画質の好みや入力ソースに応じてその値を、図4において、点線のカーブで示すような特性に設定することも可能である。

【0029】次に、上記構成の第1実施形態に係る有機EL表示装置の回路動作について説明する。

【0030】輝度信号Yおよび色差信号Cb、Crは、RGBマトリクス回路12でアナログRGB信号に変換された後、解像度変換回路13で解像度変換されかつA/D変換回路14でデジタルRGB信号に変換されてパネル制御回路15に供給されるとともに、信号合成回路16で合成され、LPF17でノイズ成分や高周波成分が除かれかつA/D変換回路18でデジタル信号データに変換されて総データ検出回路19に供給される。

【0031】総データ検出回路19は、A/D変換回路18でのサンプリングによって得られたデータをラッチし、例えば16ポイント分のデータの総和をとることにより、1フィールド(1画面)分の総データを検出し、この検出した総データをパネル制御回路15に供給する。

【0032】パネル制御回路15は、有機ELパネル11の各発光画素を行単位で順に走査し、選択した発光画素のRGBの各有機EL素子を、デジタルRGB信号の信号レベルに応じた駆動電流にて駆動制御するとともに、総データ検出回路19から供給される1フィールド分の総データに基づいて、ルックアップテーブル15A

を参照して有機EL素子の発光時間を制御する。

【0033】上述したように、有機EL素子を含む発光画面が行列状に配置されてなる有機EL表示装置において、オリジナルソース信号であるアナログ映像信号の信号レベルを検出し、その検出レベルに基づいて有機EL素子の発光時間を制御するようにし、発光期間／非発光期間を適宜組み合わせることにより、有機EL素子の特性に依存することなく、高コントラスト化と低消費電力化という相反する条件を両立させることが可能となる。

【0034】すなわち、小面積を光らせるときには、発光期間を長く設定し、高輝度で有機EL素子を発光させることにより、コントラスト感のあるインパクトのある画像を表示できる。また、大面積の明るい画面においては、輝度を抑制することにより、画質を損なうことなく、有機EL素子の発熱や駆動電流による有機EL素子の劣化を抑制することができるため、本有機EL表示装置の長寿命化を図ることができる。

【0035】特に、アナログ映像信号の信号レベルに基づく制御はフィードフォワード型の制御であり、1フィールド分の総データの検出結果を次のフィールドでの発光時間の制御に反映できることから、遅延の少ない制御を実現できる。具体的には、検出した総データが次のフィールドに反映されるため、応答時間の遅れはわずか1フィールド分であり、垂直走査周波数が例えば60Hzの場合にはわずか16.7msecである。

【0036】因みに、CRTを用いた一般的なテレビジョン受像機では、ABL(Automatic Brightness Limiter; 自動輝度制限)制御の技術が用いられている。このABL制御は本来、過電流によるビームスポット径の拡大や、水平偏向の課題負荷を防ぐ目的で用いられている技術であるが、同時に高コントラスト化、低消費電力化にも大きな役割を果たしている。

【0037】しかし、このABL制御では、カソードに流れる総電流を検出し、フィードバック制御によってビーム電流を制御しているため、過渡応答における安定時間が200msec程度かかる。それにより、明るい場面から急に暗い場面、もしくはその逆への変化においては、一瞬の応答遅れが視覚的にわかってしまうため、多少違和感を感じることになる。

【0038】これに対して、本実施形態に係る有機EL表示装置においては、上述したように、フィードフォワード制御であることによって応答遅れが16.7msec程度で済み、またこの応答速度は一般的な液晶表示装置(LCD)の応答速度でもあり、視覚的に違和感を感じることはない。

【0039】しかも、オリジナルソース信号に基づくフィードフォワード制御であるため、RGBそれぞれの有機EL素子の特性に影響されることなく、発光時間を制御できる。すなわち、有機EL素子の発光効率はRGBで異なっていることから、フィードバック制御の場合に

は、ある色だけ極端に発光効率が悪いと、平均的な発光量が得られないため、正確な制御を行うことができないことになる。これに対して、フィードフォワード制御の場合には、オリジナルソース信号に基づいて制御を行うことで、有機EL素子個々の発光効率の影響を受けないため、発光時間の制御を正確に行うことが可能になる。

【0040】なお、上記実施形態では、アナログRGB信号をオリジナルソース信号として用いる構成を採ったことで、信号合成回路16でアナログRGB信号を合成した後LPF17に入力するとしたが、オリジナルソース信号として、コンポジットビデオ信号やコンポーネントY信号を用いることも可能である。この場合は、信号合成回路16が不要となり、コンポジットビデオ信号やコンポーネントY信号(色差入力)の輝度信号Yを直接LPF17に入力するようにすれば良い。ただし、LPF17の定数(抵抗R15の抵抗値やキャパシタC11の容量値など)を入力する信号に応じて変更する必要がある。

【0041】[第2実施形態]図5は、本発明の第2実施形態に係る有機EL表示装置の構成の概略を示すブロック図である。

【0042】図5から明らかなように、本実施形態に係る有機EL表示装置は、有機ELパネル21、解像度変換回路22、A/D変換回路23、パネル制御回路24、信号合成回路25、サンプリング回路26および総データ検出回路27を有する構成となっている。なお、信号合成回路25、サンプリング回路26および総データ検出回路27については、パネル制御回路24と共にIC化し、当該パネル制御回路24に加算回路25、サンプリング回路26および総データ検出回路27の各機能を持たせるようにすることも可能である。

【0043】有機ELパネル21は、第1実施形態に係る有機EL表示装置における有機ELパネル11と同様に、透明ガラスなどの基板上に有機EL素子を含む画素回路が行列状に多数配列された構成となっている。解像度変換回路22には、アナログ映像信号が入力される。このアナログ映像信号は、解像度変換回路22で有機ELパネル21の解像度に合わせるための解像度変換の処理が行われた後、A/D変換回路23で例えば8ビットのデジタルRGB信号に変換されてパネル制御回路24に供給される。

【0044】8ビットのデジタルRGB信号は、発光画素を駆動する元となるオリジナルソース信号として信号合成回路25にも供給される。信号合成回路25は8ビットのデジタルRGB信号に対してそれらの上位4ビットについて合成(加算)する処理を行う。信号合成回路25で合成して得られたデータは、サンプリング回路26において、第1実施形態の場合と同様に、垂直同期パルス(V-Sync)間で、即ち1フィールド内で16回のサンプリングが行われる。

【0045】ただし、このサンプリング回路26でのサンプリング方法、即ち1フィールド期間内で16回のサンプリングは一例であり、そのサンプリング数を増やすことも、また減らすことも可能である。サンプリング数を増やすことにより、さらに細かな制御を行うことが可能となる。なお、8ビットの信号データをそのままサンプリングしたのではデータ量が膨大になるため、本実施形態では、信号合成回路25であらかじめ上位4ビットのみについて合成処理することで、上位4ビットのみをサンプリングすることとしている。

【0046】また、デジタルデータの場合は最適なフィルタリングがなされていないことから、サンプリングする画素ポイント近傍のできるだけ広い範囲のアベレージを算出することが必要となる。ここで、解像度変換回路13には一般的に、例えば近傍4点による補間機能、即ち本来存在しないデータをその近傍4点のデータを用いて生成する機能が組み込まれている。この近傍4点による補間機能を用いることで、サンプリングする画素ポイント近傍のできるだけ広い範囲のアベレージを算出できる。

【0047】サンプリング回路26でサンプリングされて得られたデータは総データ検出回路27に供給される。総データ検出回路27は、第1実施形態の場合と同様に、入力されるサンプリングデータをラッチし、16ポイント分のデータの総和をとることにより、1フィールド(1画面)分の総データを検出し、この検出した総データをパネル制御回路24に供給する。

【0048】パネル制御回路24は、第1実施形態の場合と同様に、1フィールド分の総データを発光時間に変換するためのルックアップテーブル(LUT)24Aを内蔵しており、有機ELパネル21の各発光画素を行単位で順に走査し、選択した発光画素のRGBの各有機EL素子を、デジタルRGB信号の信号レベルに応じた駆動電流にて駆動制御するとともに、総データ検出回路27から供給される1フィールド分の総データに基づいて、ルックアップテーブル24Aを参照して有機EL素子の発光時間を制御する。

【0049】上述したように、第2実施形態に係る有機EL表示装置でも、オリジナルソース信号であるデジタルRGB信号の信号レベルに基づいて発光時間を制御するフィードフォワード型の制御を採用しているため、第1実施形態に係る有機EL表示装置の場合と同様の作用効果を得ることができる。これに加えて、パネル制御回路15に入力されるデジタルRGB信号をオリジナルソース信号として用いているため、本表示装置に入力される信号の種類を問わず制御が可能になる。

【0050】[第3実施形態]図6は、本発明の第3実施形態に係る有機EL表示装置の構成の概略を示すブロック図である。

【0051】図6から明らかなように、本実施形態に係

る有機EL表示装置は、有機ELパネル31、解像度変換回路32、A/D変換回路33、パネル制御回路34、書き込み電流検出回路35、LPF36、A/D変換回路37および総データ検出回路38を有する構成となっている。なお、総データ検出回路38については、パネル制御回路34と共にIC化し、当該パネル制御回路34に総データ検出回路38の機能を持たせるようにすることも可能である。

【0052】有機ELパネル31は、第1実施形態に係る有機EL表示装置における有機ELパネル11と同様に、透明ガラスなどの基板上に有機EL素子を含む画素回路が行列状に多数配列された構成となっている。画素回路の具体的な構成の一例を図7に示す。

【0053】図7において、有機EL素子41は例えばそのカソードが画素間で行ごとに共通に接続されている。有機EL素子41のアノードと電源VCCとの間には、当該有機EL素子41に駆動電流を流すEL駆動用FET42が接続されている。EL駆動用FET42のゲートと電源VCCとの間にはキャパシタ43が接続されている。キャパシタ43は、EL駆動用FET42を駆動するための電圧(輝度情報)を保持する。

【0054】電源VCCとデータ線51の間には、データ書き込み用FET44および垂直選択用FET45が直列に接続されている。データ書き込み用FET44は、ゲートとドレインが共通に接続されたダイオード接続の構成となっており、データ線51を通して供給される書き込み電流を電圧に変換する。また、データ書き込み用FET44は、ゲート・ドレインが発光時間制御用FET46を介してEL駆動用FET42のゲートと接続されることで、当該駆動用FET42と共にカレントミラー回路を構成する。

【0055】垂直選択用FET45は、そのゲートが行ごとに垂直選択線52に接続されており、当該選択線52を介してパネル制御回路34から垂直走査パルスが与えられることで画素を行単位で選択する。発光時間制御用FET46は、そのゲートが行ごとに発光時間制御線53に接続されており、当該制御線53を介してパネル制御回路34から発光時間設定信号が与えられている間オン(導通)状態となることで有機EL素子41の発光時間を制御する。

【0056】以上により、画素回路40が構成される。そして、この画素回路40が行列状に配置されることで有機ELパネル31を形成する。データ線51には、サンプルホールド回路54から水平選択用FET55を介してデータが電流の形で供給される。水平選択用FET55は、そのゲートにサンプルホールド回路54から1水平走査期間内に順に水平走査パルスが与えられることで、画素回路40に順にデータを供給する。

【0057】再び図6において、解像度変換回路32にはアナログ映像信号が入力される。このアナログ映像信

号は、解像度変換回路32で有機ELパネル31の解像度に合わせるための解像度変換の処理が行われた後、A/D変換回路33で例えば8ビットのデジタルRGB信号に変換されてパネル制御回路34に供給される。

【0058】書き込み電流検出回路35は、有機ELパネル31上においてデータ線51の各々とグランドとの間に接続された電流検出抵抗35Aによって構成され、各画素回路40のデータ書き込み用FET44に流れる書き込み電流を検出し、電圧に変換する。この書き込み電流に応じた検出電圧は、発光画素を駆動する元となるオリジナルソース信号としてパネル外のLPF36に供給される。LPF36は、検出電圧中の高周波成分を除去してA/D変換回路37に供給する。

【0059】A/D変換回路37では、第1実施形態の場合と同様に、1水平走査期間内で4回サンプリングし、この水平走査方向でのサンプリングを垂直走査方向の例えば4ポイントで繰り返して実行することで、1フィールド(1画面)分のデータ内で16回サンプリングを行う。ただし、このA/D変換回路37でのサンプリング方法、即ち1フィールド期間内で16回のサンプリングは一例であり、そのサンプリング数を増やすことも、また減らすことも可能である。サンプリング数を増やすことにより、さらに細かな制御を行うことが可能となる。

【0060】A/D変換回路37でのサンプリングデータは総データ検出回路38に供給される。総データ検出回路38は、A/D変換回路37でのサンプリングデータをラッチし、垂直同期パルス(V-Sync)間、即ち1フィールド内の16ポイント分のデータの総和をとることによって1フィールド(1画面)分の総画素データ書き込み電流を検出し、この検出した総画素データ書き込み電流をパネル制御回路34に供給する。

【0061】パネル制御回路34は、有機ELパネル31の各発光画素を行単位で順に走査し、選択した発光画素のRGBの各有機EL素子に対して、A/D変換回路33から供給されるデジタルRGB信号の信号レベルに応じた駆動電流を流すべく制御するとともに、総データ検出回路38から供給される1フィールド分の総データに基づいて有機EL素子41の発光時間を制御する。

【0062】上述したように、第3実施形態に係る有機EL表示装置でも、オリジナルソース信号である画素データ書き込み電流に基づいて発光時間を制御するフィ

ードフォワード型の制御を採っているため、第1実施形態に係る有機EL表示装置の場合と同様に、有機EL素子の特性に依存することなく、高コントラスト化と低消費電力化という相反する条件を両立させることができることに加えて、遅延のない制御を実現できるとともに、RGBそれぞれの有機EL素子の発光効率等の特性に影響されることなく発光時間を制御できる。

【0063】

【発明の効果】以上説明したように、本発明によれば、発光画素を駆動する元となるオリジナルソース信号の信号レベルを検出し、その検出レベルに基づいて発光画素の発光時間を制御することにより、有機EL素子の特性に依存することなく、高コントラスト化および低消費電力化が可能になることに加えて、フィードフォワード型の制御となることから、遅延のない制御を実現できるとともに、RGBそれぞれの発光素子の発光効率等の特性に影響されることなく、各発光画素の発光時間を制御できる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る有機EL表示装置の構成の概略を示すブロック図である。

【図2】1水平走査期間内でのサンプリング関係を示すタイミングチャートである。

【図3】1フィールド内16ポイントでのサンプリングの様子を示すタイミングチャートである。

【図4】ルックアップテーブル(LUT)の入力データに対する発光時間(デューティ比)の関係を示す入出力特性図である。

【図5】本発明の第2実施形態に係る有機EL表示装置の構成の概略を示すブロック図である。

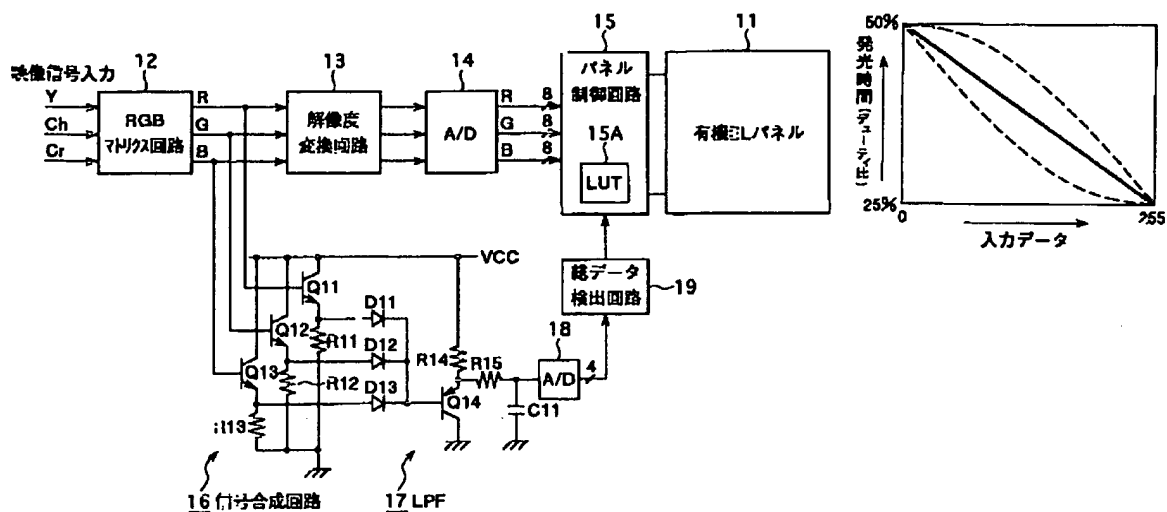
【図6】本発明の第3実施形態に係る有機EL表示装置の構成の概略を示すブロック図である。

【図7】画素回路の具体的な構成の一例を示す回路図である。

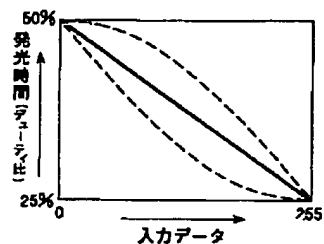
【符号の説明】

11、21、31…有機ELパネル、12…RGBマトリクス回路、13、22、32…解像度変換回路、15、24、34…パネル制御回路、16、25…信号合成回路、17、36…ローパスフィルタ、19、27、38…総データ検出回路、26…サンプリング回路、35…書き込み電流検出回路、40…画素回路、41…有機EL素子

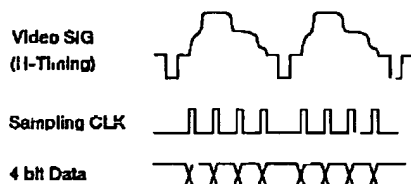
【図1】



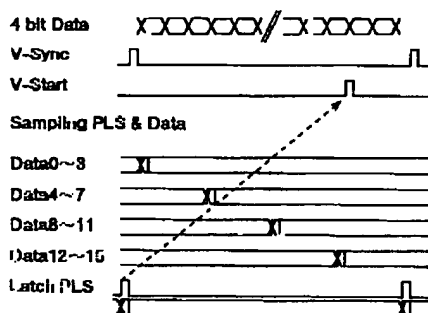
【図4】



【図2】

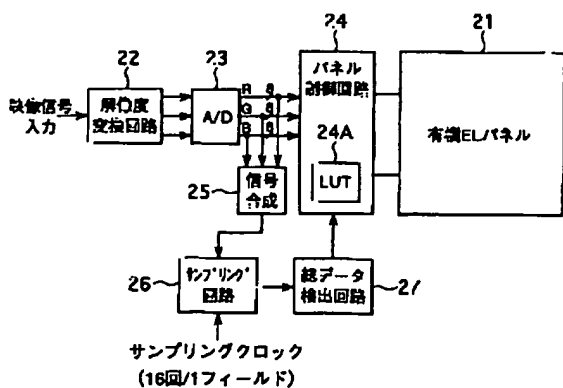


【図3】

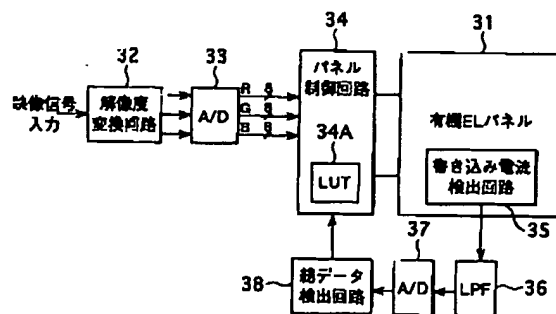


1 Field Data : 水平 4 ポイント X 垂直 4 ポイント = 16 ポイント  
4bit X 16 Point = 256

【図5】



【図6】





【課題を解決するための手段】上記目的を達成するために、本発明では、発光画素として有機EL素子が行列状

に配置されてなる有機EL表示装置において、発光画素を駆動する元となるオリジナルソース信号を検出して総和信号レベルを求め、1フィールド分の総和信号レベルに基づいて発光画素の発光時間を制御する構成を採っている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】オリジナルソース信号を検出して求めた総和信号レベルに基づく制御は、フィードフォワード型の制御となる。このフィードフォワード型の制御においては、求めた総和信号レベルを次のフィールドでの発光時間の制御に反映できることから、遅延の少ない制御を実現できる。また、オリジナルソース信号に基づくフィードフォワード制御であるため、R（赤）G（緑）B（青）それぞれの発光素子の特性に影響されることな

く、各発光画素の発光時間を制御できる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0062

【補正方法】変更

【補正内容】

【0062】

【発明の効果】以上説明したように、本発明によれば、発光画素を駆動する元となるオリジナルソース信号を検出して総和信号レベルを求め、1フィールド分の総和信号レベルに基づいて発光画素の発光時間を制御することにより、有機EL素子の特性に依存することなく、高コントラスト化および低消費電力化が可能になることに加えて、フィードフォワード型の制御となることから、遅延のない制御を実現できるとともに、RGBそれぞれの発光素子の発光効率等の特性に影響されることなく、各発光画素の発光時間を制御できる。

フロントページの続き

(51)Int.Cl.<sup>7</sup>

G09G 3/20

H05B 33/14

識別記号

642

FI

G09G 3/20

H05B 33/14

(参考)

642E

642P

A